

Проектирование печатных плат в среде Delta Design

к.т.н. А.Т. Абрамов (e-mail: abramov@prosoft.ru)



WWW.EREMEX.RU



САПР Delta Design обеспечивает сквозной маршрут проектирования изделий радиотехники и электроники



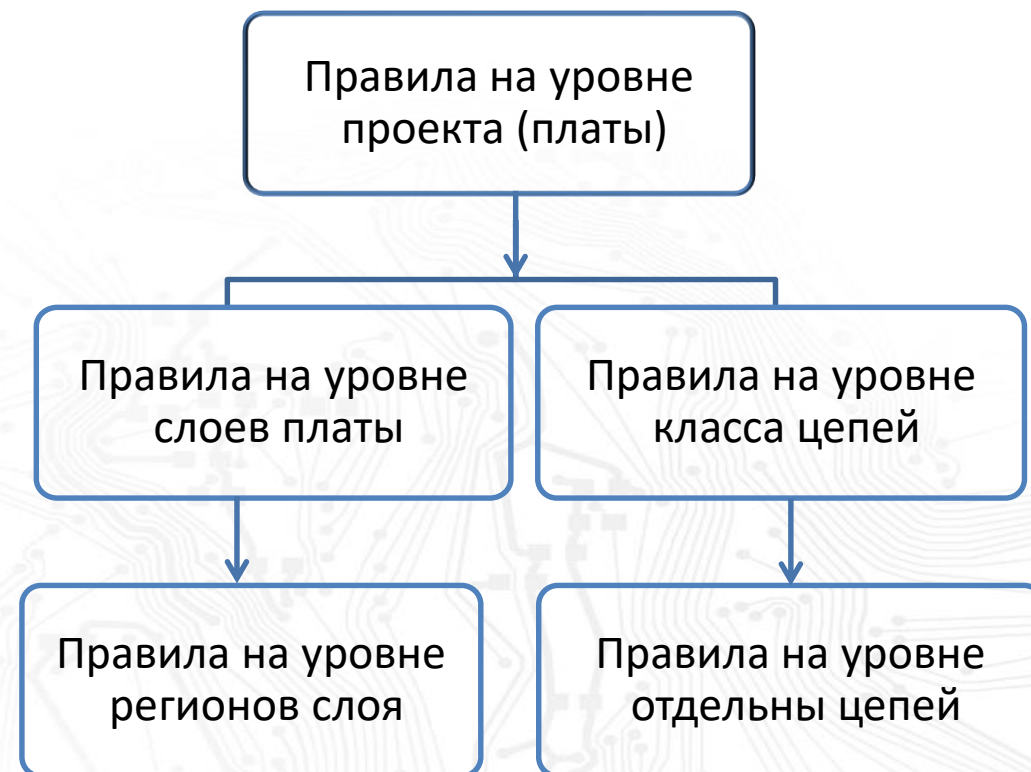
Задачи проектирования печатных плат:

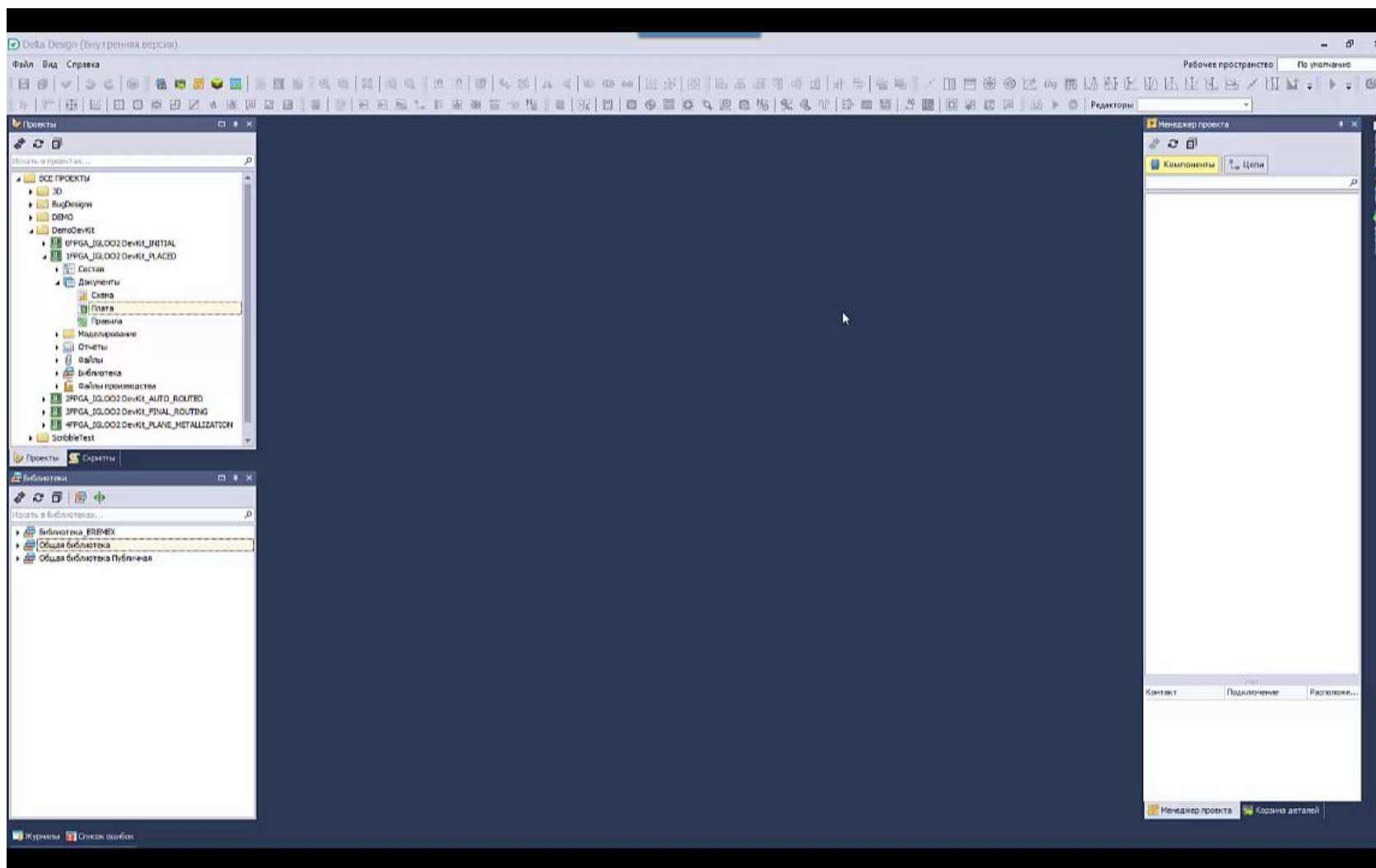
1. Спецификация правил проектирования
2. Проектирование контура и структуры слоев платы
3. Размещение электронных компонентов
4. Трассировка электрических соединений
5. Верификация проекта и выпуск данных для изготовления изделия

Правила проектирования в Delta Design – это иерархический набор ограничений, регламентирующих ширину проводников, размеры межслойных переходов, минимально – допустимые зазоры между элементами печатного монтажа, назначения соединений на слои многослойной печатной платы.

Правила применяются к следующим элементам печатного монтажа:

- печатный проводник
- сквозная контактная площадка
- планарная контактная площадка
- переходное металлизированное отверстие
- область металлизации на слое
- сквозное монтажное отверстие
- граница платы

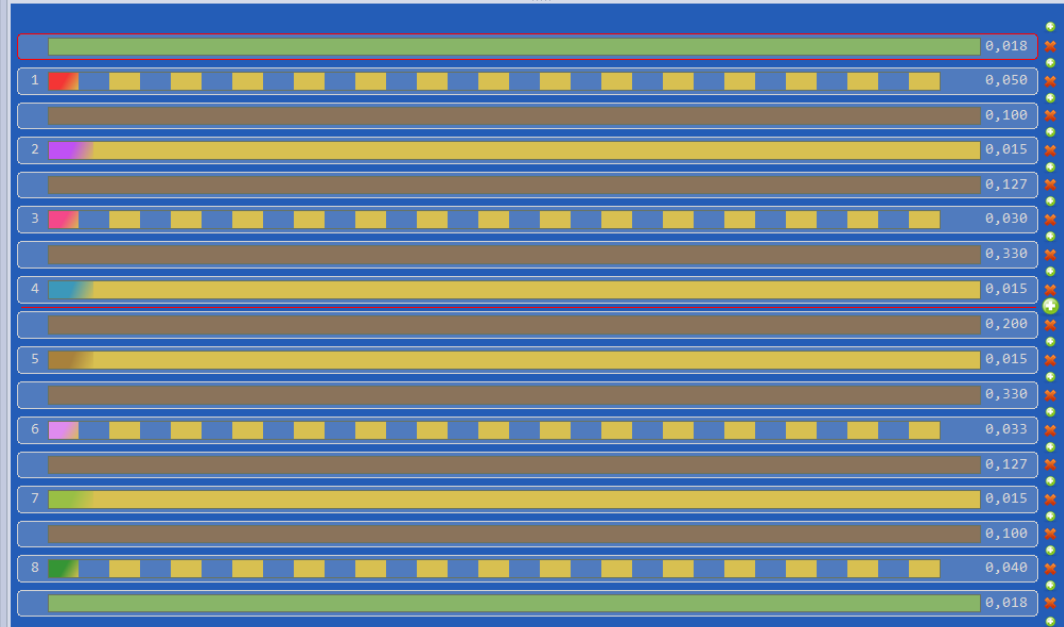




Конфигуратор набора слоев и переходных отверстий - FPGA_IGLOO2 DevKit

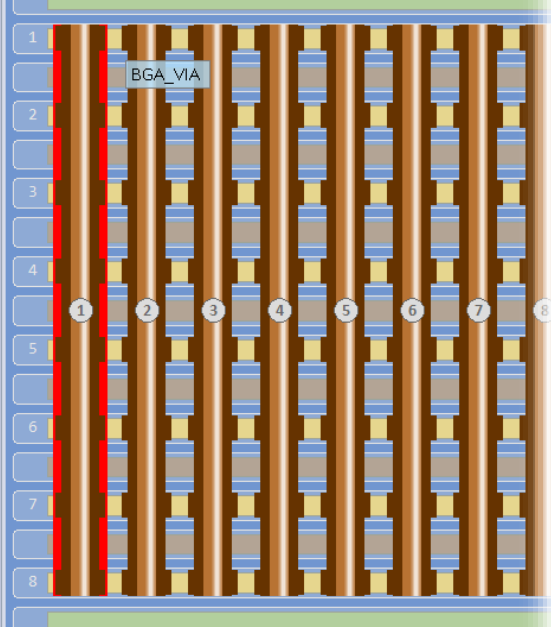
Физические слои	Переходные отверстия	Пользовательские документационные слои								
Тип	№	Имя	Класс слоя	Цвет	Тип проводя...	Цель	Материал	Диал...	Пров...	Толщина (мм)
Маска							SolderMask default		1	0,018
Медь	1	SIGNAL_TOP	SIGNAL_TOP	Red	Сигнальный		Copper 18мкм		59500...	0,05
Препрег							FR-4 0.2mm		4,3	0,1
Медь	2	GND1	SIGNAL_INTERNAL	185; 37; 255	Опорный		Copper 18мкм		59500...	0,015
Препрег							FR-4 0.2mm		4,3	0,127
Медь	3	Sig1	SIGNAL_INTERNAL	255; 25; 113	Сигнальный		Copper 18мкм		59500...	0,03
Препрег							FR-4 0.2mm		4,3	0,33
Медь	4	Pwr1	SIGNAL_INTERNAL	10; 132; 178	Опорный		Copper 18мкм		59500...	0,015
Препрег							FR-4 0.2mm		4,3	0,2
Медь	5	Pwr2	SIGNAL_INTERNAL	153; 102; 9	Опорный		Copper 18мкм		59500...	0,015
Препрег							FR-4 0.2mm		4,3	0,33

1,563



Конфигуратор набора слоев и переходных отверстий - FPGA_IGLOO2 DevKit

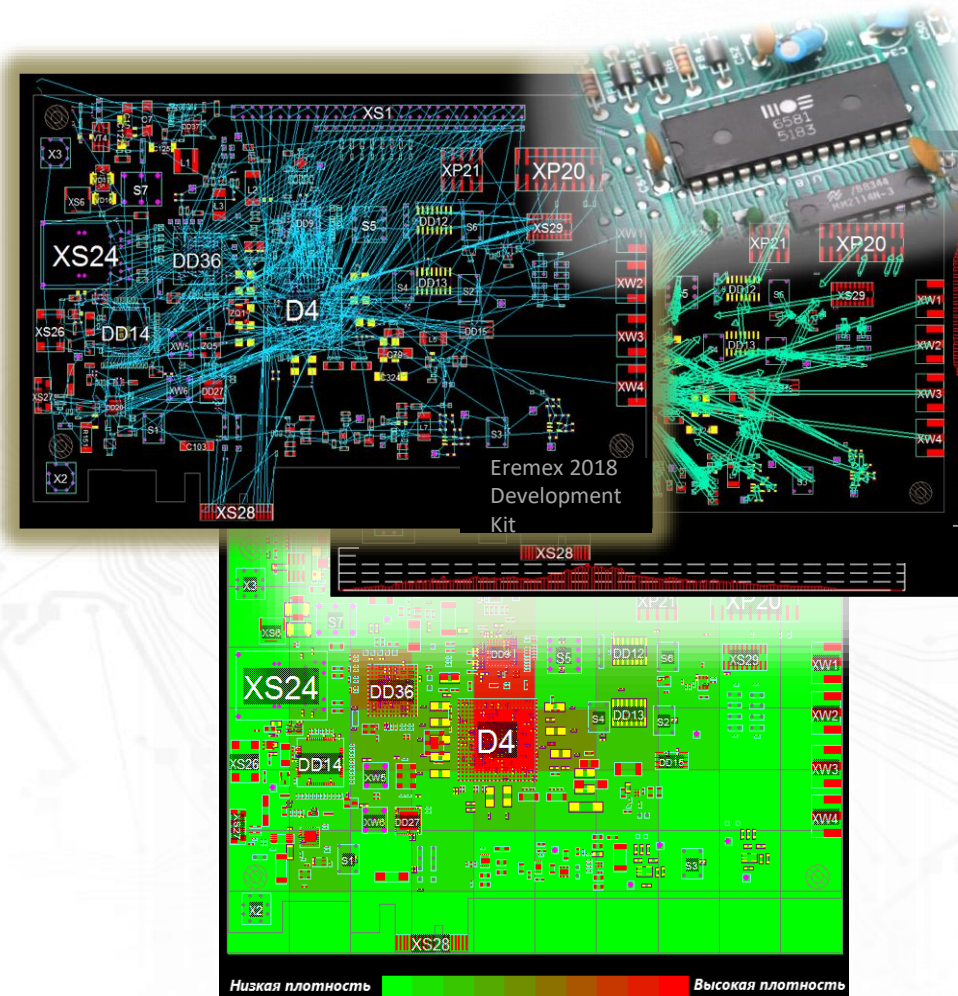
Физические слои	Переходные отверстия	Пользовательские документационные слои	Единицы измерения: mm					
№	Имя	От	До	Диаметр КТ монтажной...	Диаметр КТ внутренни...	Диаметр КТ стороны о...	Диаметр отверстия	Актуальность
1	BGA_VIA	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	0,50	0,50	0,50	0,25(+0,00 -0,00)	✓
2	CLAM_VIA	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	0,50	0,50	0,50	0,25(+0,00 -0,00)	✓
3	DDR_VIA	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	0,40	0,40	0,40	0,20(+0,00 -0,00)	✓
4	hst-105	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	2,10	2,10	2,10	2,00(+0,00 -0,00)	✓
5	VIA20D10	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	0,50	0,50	0,80	0,25(+0,00 -0,00)	✓
6	VIA20D10_T	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	1,00	1,00	1,00	0,25(+0,00 -0,00)	✓
7	VIA25R12	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	0,65	0,65	0,65	0,30(+0,00 -0,00)	✓
8	VIA40D20	[1]:SIGNAL_TOP	[8]:SIGNAL_BOTTOM	1,00	1,00	1,00	0,50(+0,00 -0,00)	✓



Структура слоев определяет порядок следования слоев в стеке печатной платы, их типы и электрофизические свойства. Здесь же определяется набор переходных металлизированных отверстий, допустимых к применению для межслойной коммутации соединений. В Delta Design структура слоев разрабатывается средствами конфигуратора набора слоев и переходных отверстий.

Размещение (расстановка) электронных компонентов и соединительных разъемов на печатной плате является комплексной задачей, при решении которой требуется поиск оптимального решения на основе достижения компромиссов между следующими условиями и требованиями:

- расстановка компонентов с соблюдением установленных правил на минимально допустимые расстояния между их корпусами и выводами
- минимизация суммарной длины планируемых к реализации соединений с обеспечением требований по быстродействию и помехозащищенности (дифференциальные пары, функционально связанные группы, цепи синхронизации)
- достижение равномерного распределения плотности соединений на печатной плате
- нейтрализация теплового рассеивания и электромагнитного излучения электронных компонентов





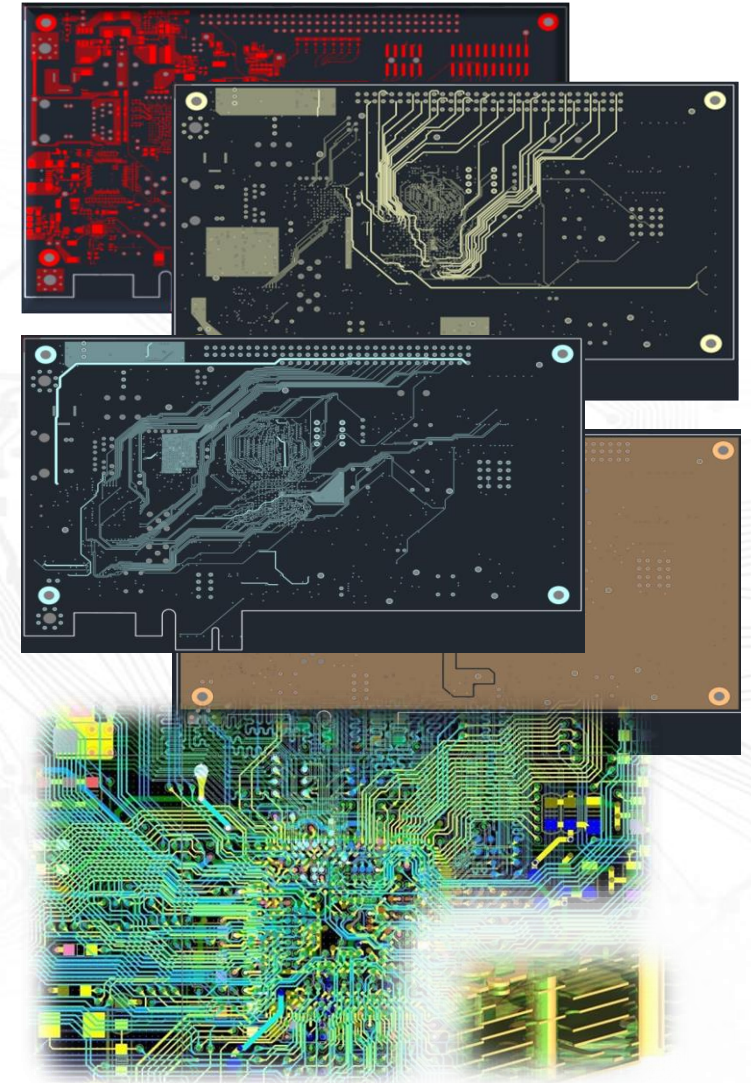
ТРАССИРОВКА ЭЛЕКТРИЧЕСКИХ СОЕДИНЕНИЙ

Трассировка соединений является ключевым этапом конструкторского проектирования радиоэлектронной аппаратуры, решает задачу прокладки соединений между эквипотенциальными контактами компонентов на слоях печатной платы с учётом заданных правил и ограничений.

Основными показателями эффективности применяемых методов трассировки являются: суммарная длина соединений, количество использованных слоев и число построенных межслойных переходов.

Широкое применение электронных устройств в приборостроении, компьютерной индустрии, аэрокосмической отрасли, бытовой технике предъявляет новые и более жесткие требования к плотности и электрофизическим свойствам печатного монтажа, а именно:

- реализация высокой плотности печатных проводников и межслойных переходов (*high density interconnect – HDI*)
- обеспечение высокого быстродействия и целостности сигналов при их передаче в соединениях (*high speed design & signal integrity – SI*)



Трассировка одиночных проводников

- полуавтоматическая прокладка печатных проводников на плате (45° и 90°)
- режимы трассировки с контролем (и без контроля) нарушений
- расталкивание препятствий в процессе прокладки соединительного пути
- подключение проводников к произвольным точкам соединяемых контактных площадок
- «натяжение» проложенных соединений

Трассировка дифференциальных пар

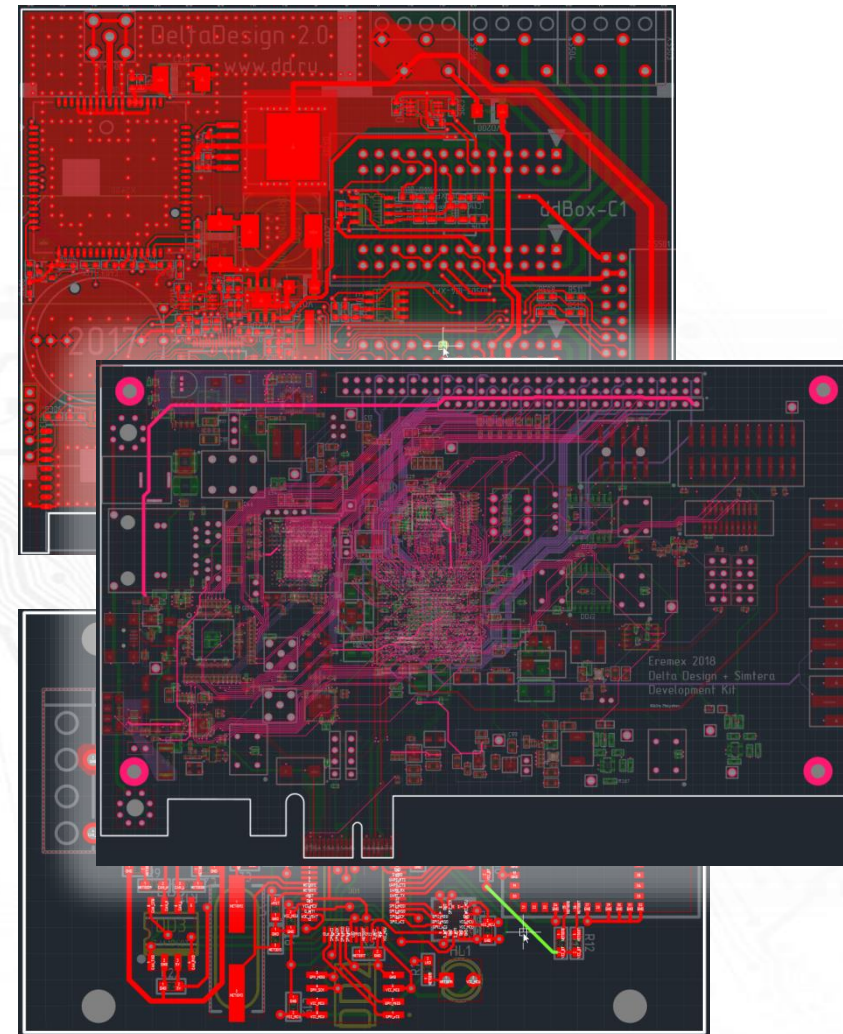
- автоматическое формирование симметричных участков проводников вблизи трассируемых контактных площадок
- использование шаблонов парного размещения межслойных переходов вдоль или поперек текущего направления проводников

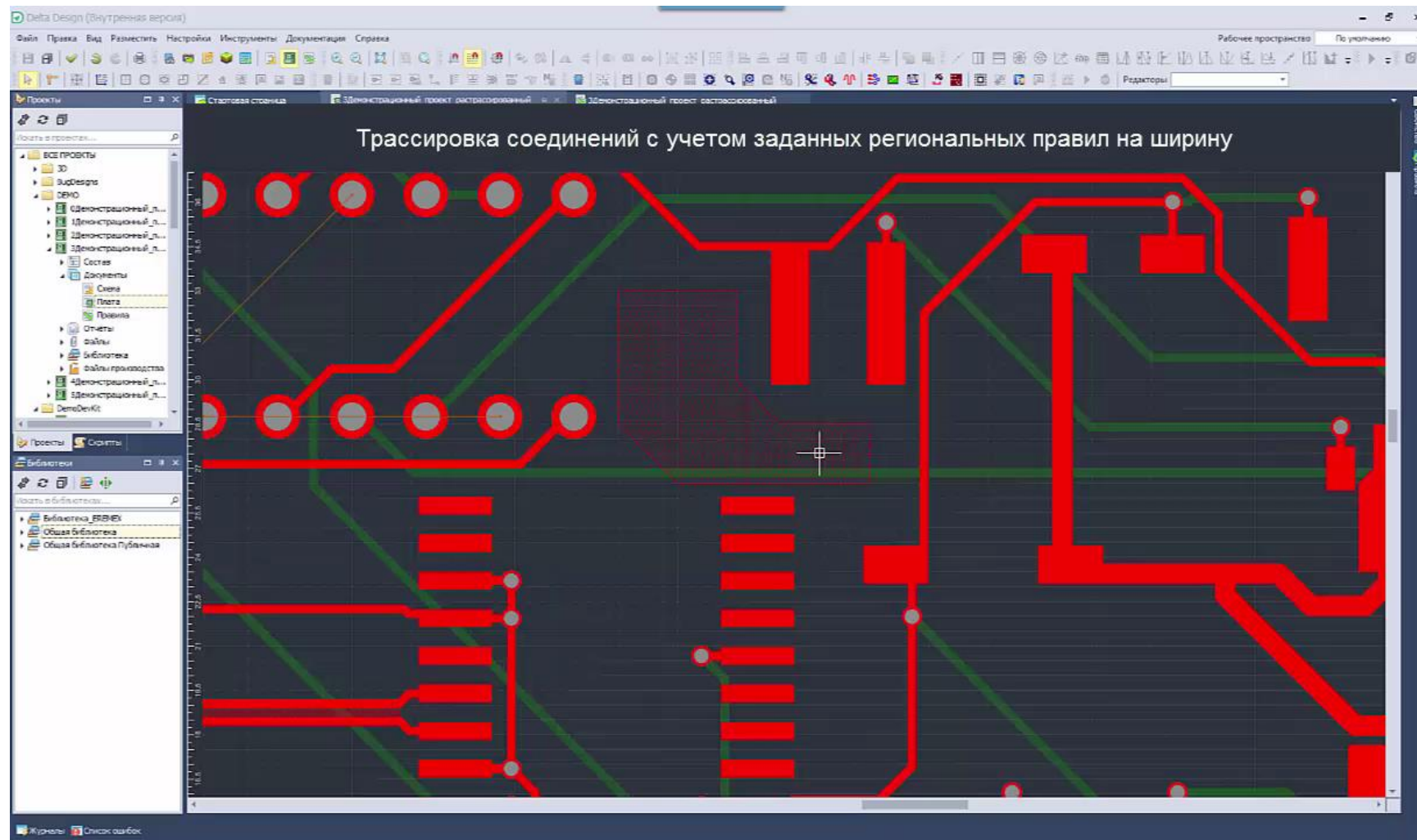
Построение фанаутов

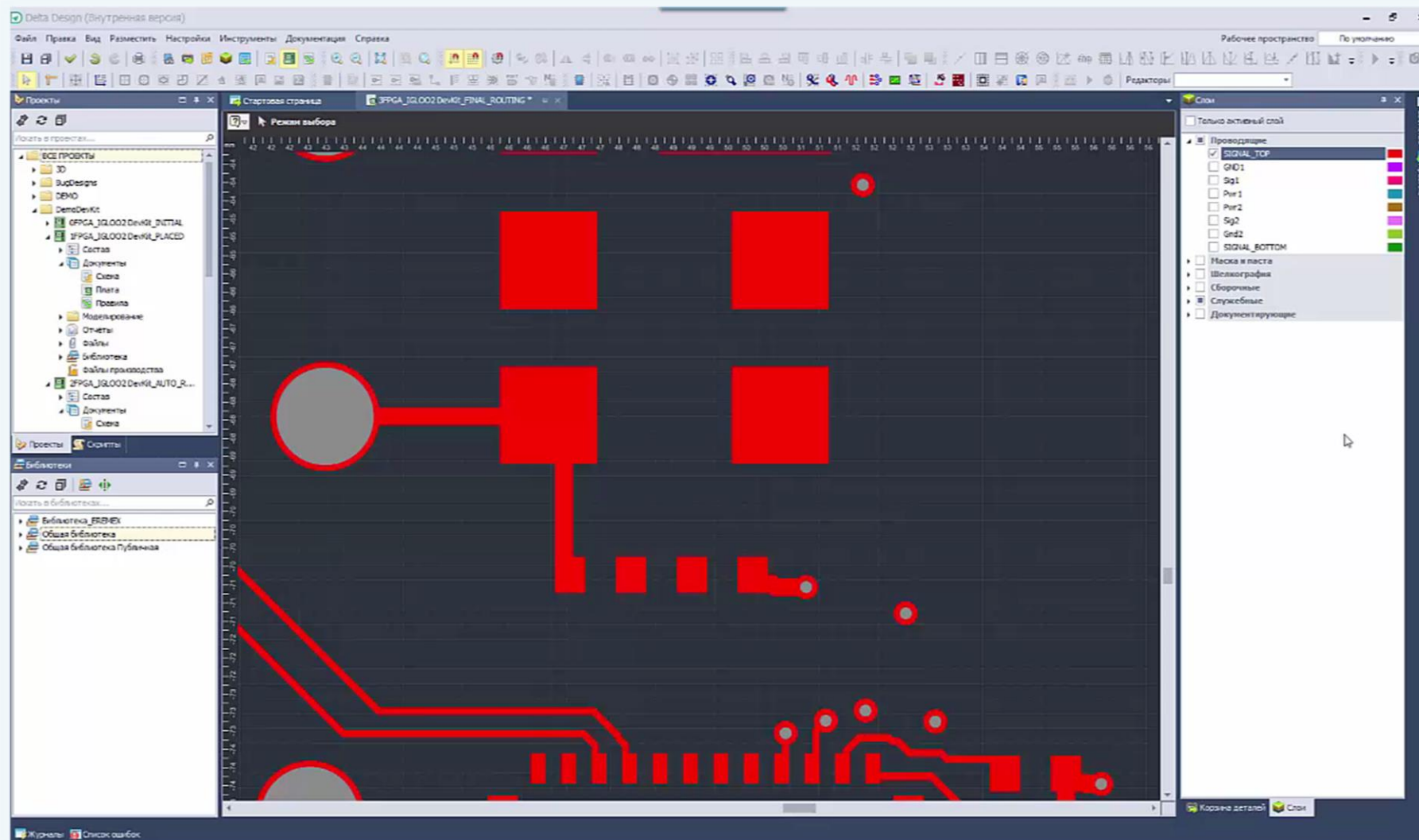
- гибкая настройка фильтров на селекцию выводов для построения фанаутов
- автоматическое размещение межслойных переходов в разрешенные позиции и их подключение к выводам SMD-компонентов (BGA, QFP, QFN, SOIC и т.д.)
- управление параметрами направления размещения фанаутов и их удалением от контактной площадки, шириной соединительного трека, стиль переходного отверстия

Создание областей металлизации

Стили заливок позволяют создавать различные наборы параметров областей металлизации (термобарьеры, отступы, штриховка) для их многократного использования

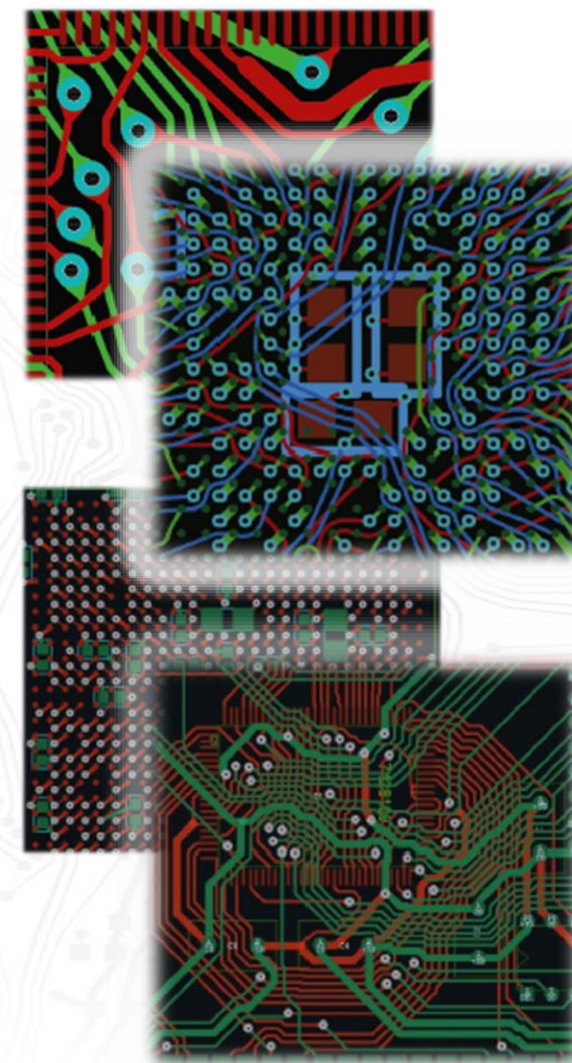


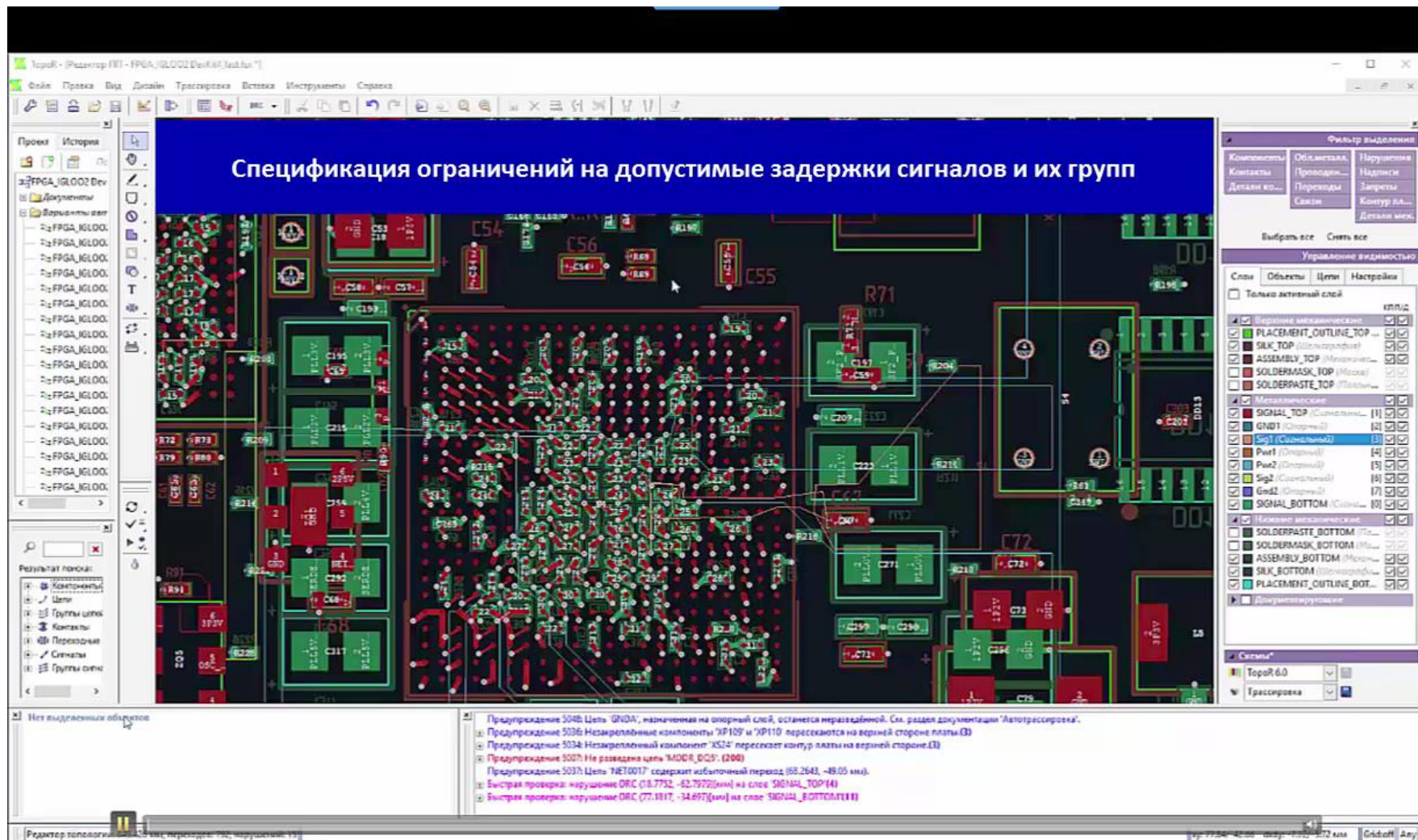




Средства автоматической трассировки печатных плат обеспечивают:

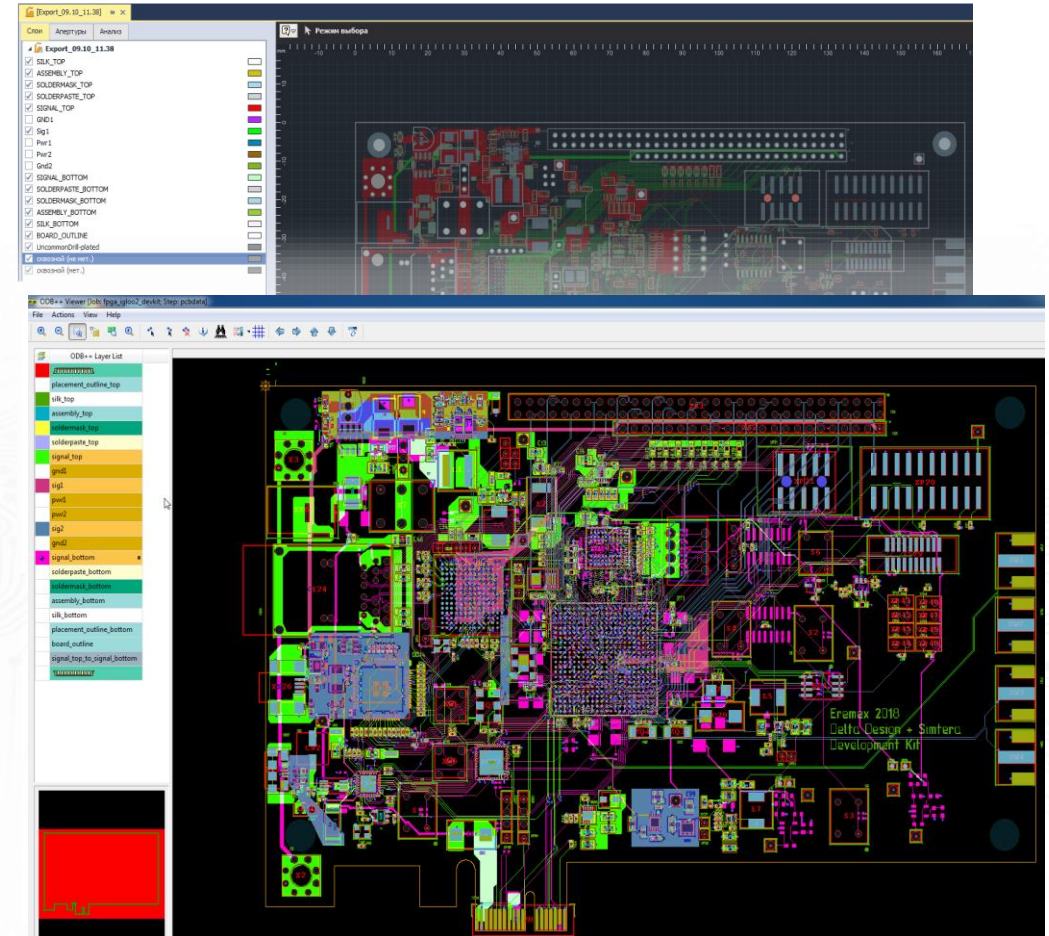
- топологическую трассировку соединений в произвольных направлениях
- получение оптимальной формы для проводников кратчайшей длины, огибающих контактные площадки по дугам окружностей на заданном удалении
- выполнение операций параллельной оптимизации альтернативных вариантов топологии
- возможности каплевидного подсоединения проводников к контактным площадкам (*teardrops*)
- перемещение электронных компонентов на полностью или частично разведенной плате с сохранением целостности разводки и без нарушения проектных правил
- минимизацию количества необходимых межслойных переходов
- автоматический контроль соблюдения конструктивно-технологических ограничений на этапах автоматической трассировки и ручного редактирования структуры печатного монтажа платы
- спецификацию и выполнение ограничений на допустимые задержки сигналов и их групп
- автоматическую расстановку фанатов для выводов BGA/SMD компонентов.





Подготовка данных для изготовления печатных плат включает следующие основные шаги:

- верификация проектных данных на соответствие заданным правилам проектирования (*DRC*)
- генерация файлов с данными для изготовления послойных фотошаблонов, сверления и контроля печатных плат (*Gerber, Drill, IPC-D-356A, ODB++*)
- навигация и просмотр производственных файлов, списков используемых апертур и сверл
- поиск объектов на основе установленных фильтров, подсветка и отображение свойств выбранных объектов
- формирование списка цепей по данным геометрии проводящего рисунка и сравнение с “эталоном” (заданным в формате IPC-D-356A)
- показ разрывов, закороченных цепей и неподключенных контактных площадок
- измерение расстояний между геометрическими объектами



ПОТРЕБИТЕЛЬСКИЕ СВОЙСТВА САПР РЭА

Для успешного овладения системой Delta Design компания ЭРЕМЕКС организует учебные курсы, раскрывающие различные аспекты разработки электронных устройств.

Курсы могут проводиться как в учебном центре компании ЭРЕМЕКС, так и на территории заказчика, при условии, что заказчик предоставляет оборудование, необходимое для проведения обучающих курсов.

По окончании каждого учебного курса слушатели сдают индивидуальный экзамен, подтверждая, таким образом, приобретение соответствующей квалификации. В случае успешной сдачи экзамена слушатель получает сертификат о присвоении соответствующей квалификации.

Состав основных курсов

Курс	Описание	Аудитория
Базовый	В программе курса рассматриваются основные работы с системой от ведения базы электрорадиоизделий (ЭРИ) до выпуска конструкторской и производственной документации	Для всех пользователей
Менеджер библиотек (продвинутый)	Курс ориентирован на детальное рассмотрение вопросов создания и сопровождения библиотек ЭРИ	Для библиотекарей ЭРИ
Схемотехнический редактор (продвинутый)	Курс предполагает детальное изучение эффективных приемов разработки принципиальной электрической схемы в системе Delta Design	Для схемотехников
Схемотехническое моделирование (продвинутый)	Курс посвящен SPICE-моделированию электрических схем с использованием модуля SimOne	Для специалистов по моделированию и схемотехников
Проектирование печатных плат (продвинутый)	В курсе детально рассматриваются вопросы проектирования и трассировки печатных плат с использованием интерактивной и автоматической трассировки	Для конструкторов печатных плат

СПАСИБО ЗА ВНИМАНИЕ